

	GUIA DE FUNCIONAMENTO DA UNIDADE CURRICULAR (GFUC)	MODELO PED.008.03
---	---	-----------------------------

<i>Curso</i>	Engenharia Informática						
<i>Unidade curricular</i> (UC)	Sistemas Digitais I						
<i>Ano letivo</i>	2023/2024	<i>Ano</i>	1.º	<i>Período</i>	2.º semestre	<i>ECTS</i>	6
<i>Regime</i>	Obrigatório	<i>Tempo de trabalho (horas)</i>		Total: 168	Contacto: 90		
<i>Docente(s)</i>	António Mário Ribeiro Martins						
<input checked="" type="checkbox"/> <i>Responsável da UC ou</i> <input type="checkbox"/> <i>Coordenador(a) Área/Grupo Disciplinar</i> <input type="checkbox"/> <i>Regente (cf. situação de cada Escola)</i>	Fernando Melo Rodrigues						

GFUC PREVISTO

1. OBJETIVOS DE APRENDIZAGEM

Representar e operar com números positivos em diferentes bases de numeração. Representar e operar com números reais na forma de complemento para a base. Códigos. Representar e simplificar funções de variáveis binárias usando álgebra de Boole. Simplificar funções usando mapas de Karnaugh. Interpretar circuitos lógicos. Projeto com multiplexadores, decodificadores, ROM e PAL. Circuitos aritméticos.

2. CONTEÚDOS PROGRAMÁTICOS

Capítulo 1 – Mudança de base e operações nas bases 2, 8 e 16. Representação de números menores do que um nas bases referidas. Conceito de precisão da representação. Representação de números na forma de complemento. Códigos numéricos, alfanuméricos e refletidos. Algoritmos de adição de alguns códigos numéricos.

Capítulo 2 – Funções lógicas de 2 variáveis. Definição formal da álgebra de Boole. Dualidade e prioridade das operações. Teoremas. Funções de ‘n’ variáveis. Formas canónicas disjuntiva e conjuntiva. Representação usando um só tipo de portas. Minimização de expressões lógicas.

Capítulo 3 – Breve introdução aos semicondutores. Realização física de circuitos lógicos. Circuitos integrados e uso destes.

Capítulo 4 – Simplificação booleana usando mapas de Karnaugh, para ambas as formas canónicas.

Capítulo 5 – Módulos combinatórios de média complexidade. Projeto com decodificadores, com multiplexadores, com ROM e com PAL. Circuitos iterativos.

Capítulo 6 – Circuitos aritméticos. Somadores. Subtração usando somadores. Multiplicador em matriz para números sem sinal. Multiplicador de Booth.

<p>POLI ESCOLA SUPERIOR TECNOLOGIA GESTÃO TÉCNICO GUARDA</p>	<p>GUIA DE FUNCIONAMENTO DA UNIDADE CURRICULAR (GFUC)</p>	<p>MODELO PED.008.03</p>
--	--	-------------------------------------

3. DEMONSTRAÇÃO DA COERÊNCIA DOS CONTEÚDOS PROGRAMÁTICOS COM OS OBJETIVOS DA UC

Representar e operar com números positivos em diferentes bases de numeração, exige o ensino da mudança de base, primeiro entre números naturais, depois a representação e operação de fracionários, focando o conceito de precisão. A representação de números na forma de complemento é ensinada primeiro na base dez e só depois em binário. São treinadas as operações em base diferentes da decimal, e as mudanças de base quando uma é potência da outra.

Para projetar circuitos lógicos é ensinada álgebra de Boole e a simplificação por mapas de Karnaugh, bem como formas alternativas de projeto usando módulos de média complexidade como multiplexadores e decodificadores.

4. BIBLIOGRAFIA PRINCIPAL

a. Obrigatório

Carlos Sêrro, sistemas digitais fundamentos algébricos, IST PRESS, 2003.

Guilherme Arroz e outros, Arquitectura de Computadores, IST Press, 2ª edição 2009.

Sandige, Modern Digital Design, McGraw-Hill 1990

Apontamentos do docente

b. Recomendado

Pedro Guedes de Oliveira e Dinis Magalhães Santos, Electrónica, Uma Visão de Projeto, U.Porto Edições julho de 2018.

Morgado Dias, SISTEMAS DIGITAIS PRÍNCIPIOS e PRÁTICA, Editora FCA, 2010.

Acácio Amaral, Sistemas DIGITAIS, Princípios, Análise e Projectos, Edições Sílabo 2014

5. METODOLOGIAS DE ENSINO (REGRAS DE AVALIAÇÃO)

a. Metodologias

- Lição expositiva.
- Lição interativa
- Resolução de problemas.
- Trabalhos laboratoriais

b. Regras de avaliação

- Três testes escritos (35%,30%,35%) valendo 60% da avaliação, com mínimo de 5 valores.
- Três trabalhos laboratoriais valendo 40% com exposição e discussão individual.

<p>POLI ESCOLA SUPERIOR TECNOLOGIA GESTÃO</p> <p>TÉCNICO GUARDA</p>	<p>GUIA DE FUNCIONAMENTO DA UNIDADE CURRICULAR (GFUC)</p>	<p>MODELO PED.008.03</p>
---	--	--------------------------------------

O exame normal substitui a média das avaliações teóricas, valendo, assim, 60%, com a mesma ponderação. O exame de recurso poderá valer 100%, para os alunos que o desejem. No caso contrário vale de novo 60%.

Os alunos que fizeram os trabalhos no ano passado, podem usar a avaliação anterior, com a ponderação do ano anterior. Caso queiram aderir à ponderação de 40% prática, terão que se submeter a uma exposição e discussão individual.

6. DEMONSTRAÇÃO DA COERÊNCIA DAS METODOLOGIAS DE ENSINO COM OS OBJETIVOS DA UC

Nesta disciplina aprende-se a representação digital da informação, numérica ou outra, pelo que exige lições expositivas e interativas. A álgebra de Boole, fundamental para se entender o projeto digital, carece do mesmo tipo de lições. A resolução de problemas em sala de aula permite aos alunos treinar e adquirir estas competências. As aulas com trabalhos laboratoriais servem para uma validação experimental das teorias ensinadas, dotando o aluno de aptidões no manuseamento de circuitos integrados.

7. REGIME DE ASSIDUIDADE

Os alunos só podem faltar a um terço das aulas de orientação tutorial. Se superarem este número ficam excluídos da avaliação contínua.

8. CONTACTOS E HORÁRIO DE ATENDIMENTO

O docente está contactável na sala 41 ou no gabinete 64, às quartas-feiras das 17h 30 m até as 20 h 30m.

Endereço eletrónico amrmartins@ipg.pt

DATA

8 de março de 2024

ASSINATURAS

Assinatura dos Docentes, Responsável/Coordenador(a)/Regente da UC ou Área/Grupo Disciplinar

O(A) Docente

(assinatura)

O(A) Responsável pela Área/Grupo Disciplinar

**GUIA DE FUNCIONAMENTO
DA UNIDADE CURRICULAR**
(GFUC)

MODELO
PED.008.03